

최근의 전자기기에서는 기기내부 또는 커넥터를 통한 외부통신으로 기가비트급 고속데이터 전송이 사용되고 있습니다. 예를들면 PC에서는 USB, HDMI, Display Port, PCI express, SATA 등 시리얼 고속차동 인터페이스(이하 I/F)로 광대역 데이터 및 고정밀 영상전송을 실시하고 있습니다.

또한, 민생용 디지털 TV 패널이나 산업기기용 머신비전 카메라 케이블 I/F, 사무기기용 프린터 스캐너 등에도 LVDS 나 V-by-One® HS 라고 하는 고속 시리얼 전송 기술이 폭넓게 이용되고 있습니다. 이러한 고속전송의 물리 층에서는 차동방식 의 LVDS(Low Voltage Differential Signaling)나 CML(Current Mode Logic)이라 불리는 기술 등이 이용되고 있습니다.

차동물리층은 왜 고속인가?

고속 시리얼 전송에서 사용되는 LVDS 나 CML 은 그림 1 과 같은 차동 I/F 를 이용하고 있습니다.

차동 고속전송에서는 드라이버의 정전류원회로에서 전송로쪽으로 전류를 흘려, 수백 mW 정도의 소전력으로 데이터를 전송하고 있습니다.

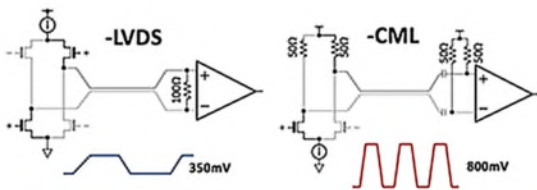


그림 1 LVDS 와 CML 차동드라이버 등가회로

소전력은 신호의 Low->High, High->Low 의 신호전이 시간을 단축하며, 단위시간당 비트수를 늘리기도 용이합니다. 또한 소비전류나 발열을 억제할수 있어 불필요한 복사노이즈도 줄여주게 됩니다. 한편 진폭이 작으면 노이즈 마진은 감소 하지만 차동전송 방식을 이용함으로써 리시버단 차동회로에서는 그림 2 와 같은 노이즈 Common Mode 성분을 논리적으로 제거할수 있습니다.

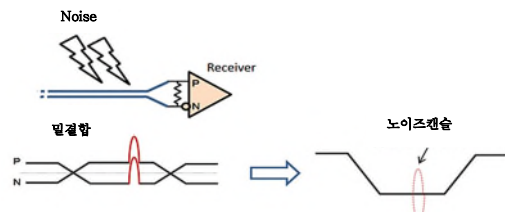


그림 2 차동리시버 Common Mode 노이즈제거

차동전송방식은 차동간의 신호결합에 의해 외부에 방사되는 전자계를 없애는것부터 불요복사 (EMI) 나 인접라인 · 회로로의 크로스토크도 억제할수 있습니다.

제품과 SerDes 의 동작

Serializer · De-Serializer(SerDes)는 이러한 물리층을 응용한 대표적인 반도체 제품입니다. 그림 3 과 같이 Serializer 는 왼쪽에서부터 입력되는 패러럴 버스신호를 시리얼화 합니다. 또한, De-Serializer 에서는 수신한 시리얼신호를 패러럴 신호로 돌려줍니다.

이와같이 SerDes 에서는 많은 비트의 버스신호를 시리얼화 함으로서, 적은 신호선을 사용하여 버스신호의 가장 와이어로서 동작합니다.

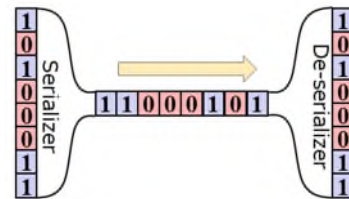


그림 3 Serializer 와 De-Serializer 의 동작

자인일렉트로닉스에서는 LVDS, CML 의 물리층을 응용한 각종 SerDes 제품을 릴리스하고 있습니다.

표 1 은 LVDS SerDes 와 CML 물리층의 V-by-One® HS 제품에 입니다.

버스의 비트수는, LVDS SerDes 에서는 28,35,70 비트, V-by-One® HS 에서는 24,32,39 비트 등의 제품이 있으며 필요한 버스폭이나 동기 클럭 주파수에 맞게 제품 선택을 할 수 있습니다.

LVDS SerDes 제품

LVDS 의 물리층을 사용한 SerDes 는, 입력된 버스신호를 7 비트 단위로 분할하여 7 배의 시리얼화를 하여 복수 레인으로 데이터를 전송합니다.

LVDS SerDes 에서는, Serializer 에 패러럴버스의 데이터와 동기된 클럭신호를 입력하면 자동으로 7 비트 단위의 패러럴 · 시리얼 변환을 실행하여 , LVDS 물리층으로 출력합니다.

De-Serializer 에서는 그 반대의 프로세스를 실행하여 버스데이터와 클럭을 복원하여 출력합니다. (그림 4)

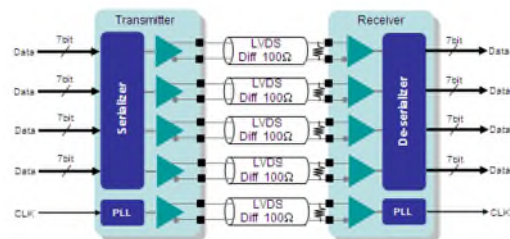


그림 4 LVDS SerDes 기본사양

카테고리	Serializer	De-Serializer	버스 IF	버스 비트수 & 최대 버스 클럭주파수	레인수	최대 Throughput
LVDS SerDes	THC63LVDM87	THC63LVDF84C	LVCMOS	TX 28bit@160MHz RX 28bit@112MHz	4 lane	0.784Gbps/Lane
	THC63LVD103D	THC63LVD104C		TX 35bit@160MHz RX 35bit@112MHz	5 lane	0.784Gbps/Lane
	THC63LVD1023B	THC63LVD1024		TX 67bit@160MHz RX 67bit@135MHz	10 lane	0.945Gbps/Lane
LVDS Repeater	THC63LVD1027		LVDS	35bit dual@85MHz	10 lane	0.595Gbps/Lane
V-by-One [®] HS	THCV235	THCV236	LVCMOS	32bit@160MHz	1 lane	4Gbps/Lane
	THCV215	THCV216	LVDS	39bit@75MHz 32bit@85MHz 24bit@100MHz	2 lane	3.75Gbps/Lane
	THCV217	THCV218	LVCMOS	32bit@85MHz 24bit@85MHz		3.4Gbps/Lane
	THCV241A	THCV242	MIPI	CSI-2 4 Lane@CKI 40MHz 1080p 120fps YUV422 24MHz CKI		4Gbps/Lane

표 1 THine LVDS & V-by-One[®] HS SerDes Family 제품에

LVDS SerDes 에는 LCD 패널에 사용하는 FPD-Link 와, 범용데이터 버스나 카메라링크에 사용되는 채널링크의 2 가지 사양이 있으며, 통상은 다른 제품이지만 자인 일렉트로닉스의 LVDS SerDes 제품은 외부핀(R/F) 설정만으로 양쪽모드를 지원하는 제품도 라인업되어 있습니다. 또한, 차동 드라이버의 정전류 값의 설정을 변경하여 소비전력과 불요복사(EMI) 노이즈 저감이 가능한 제품 및 1.8V 전원의 Low Power Serializer, 케이블연장이나 신호분배가 용이한 Repeater 제품 등도 라인업되어 있습니다. (표 1 참조)

CML SerDes 제품

CML 물리층을 이용한 V-by-One[®] HS SerDes Family (그림 5)는 LVDS SerDes 의 사용의 편의성을 계승하면서 시리얼 I/F 의 고속화와 장거리 전송을 실현하고 있습니다. V-by-One[®] HS 는 LVDS SerDes 와 유사한 사용의 편의성과 고속성 · 저지연 · 최소의 오버헤드의 특징으로 4K TV LCD 패널의 표준 I/F 가 되었습니다만, LVDS SerDes 의 Channel Link 와 유사한 버스신호의 시리얼전송도 사용이 가능합니다. (데이터통신에 있어서의 V-by-One[®] HS 활용 테크니컬 화이트페이퍼 참조)

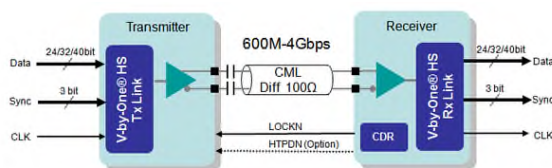


그림 5 CML 물리층을 이용한 V-by-One[®] HS

또한, V-by-One[®] HS 에서는 LVDS SerDes 의 약점인 LVDS 데이터와 클럭간의 Skew 문제를, 8B10B 코딩을 이용하여 클럭정보를 데이터에 집어넣어 문제를 해결하고 있습니다. 그로 인해 데이터와 클럭의 레인간 Skew 는 이론적으로 없어지게 되며, 고속화와 장거리화에 적합하게 되었습니다.

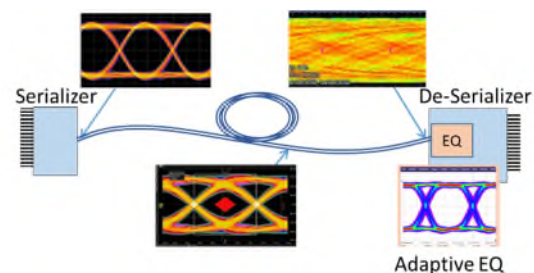


그림 6 RX Adaptive Equalizer

또한, 그림 6 과 같이 De-Serializer 에 내장된 Adaptive Equalizer 에서는 수동설정이 필요없으며 자동으로 케이블 등의 전송로의 Insertion Loss 를 보상합니다.

CML I/F 는 최대 4Gbps, 패러럴 버스 I/F 는 최대 32bit(10bit RGB)의 LVCMOS 및 39bit(12bit RGB)의 LVDS I/F, MIPI CSI-2 I/F 의 각종 제품이 릴리스되어 있습니다. (표 1 참조)

해당 기사 문의처

자인일렉트로닉스 주식회사 영업부

TEL : 02-3276-2012

Email : sales@thine.co.jp

copyright 2019 THine Electronics, Inc. All Rights Reserved.