THCS251

35bit GPIO 高速シリアルバストランシーバ

システムデザインガイド

Copyright© 2024 THine Electronics, Inc.

THine Electronics, Inc.
Security E

目次

目次 2
接続セレクションガイド：標準アプリケーション１ 3
接続セレクションガイド：標準アプリケーション２ 4
接続例 1-1. 内部オシレータを用いた双方向通信-1- 5
接続例 1-2. 外部リファレンスクロックを用いた双方向通信-2- 6
接続例 2. 内部オシレータを用いた単方向通信 7
UART 通信における対応可能なボーレート計算方法 8
SPI 通信における対応可能な **SCLK** 周波数計算方法 9
電源のデザインガイドライン 11
高速信号のデザインガイドライン 12
諸注意とお願い 13

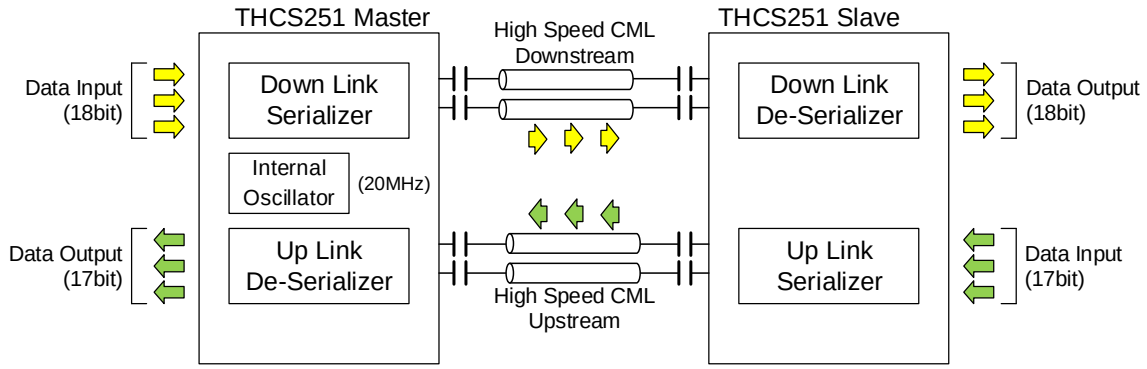
Copyright© 2024 THine Electronics, Inc.

接続セレクションガイド：標準アプリケーション１

■接続例 1-1. 内部オシレータを用いた双方向通信 -1-

-クロック周波数：20MHz
-下り：18bit
-上り：17bit
-出力：Push-Pull

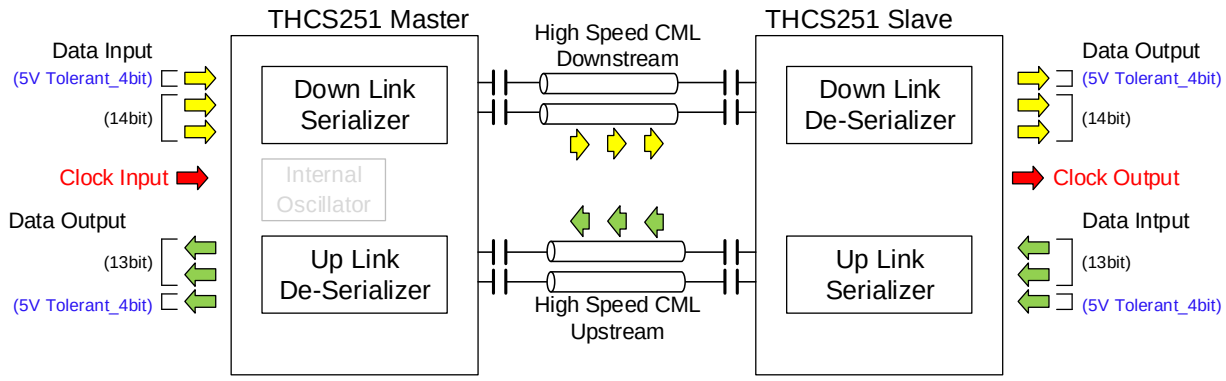
[詳細説明：5 ページ]



■接続例 1-2. 外部リファレンスクロックを用いた双方向通信 -2-

-外部リファレンスクロック
-下り：18bit
-上り：17bit
-出力：Open-Drain
*一部の GPIO 端子は 5V 耐圧に対応

[詳細説明：6 ページ]



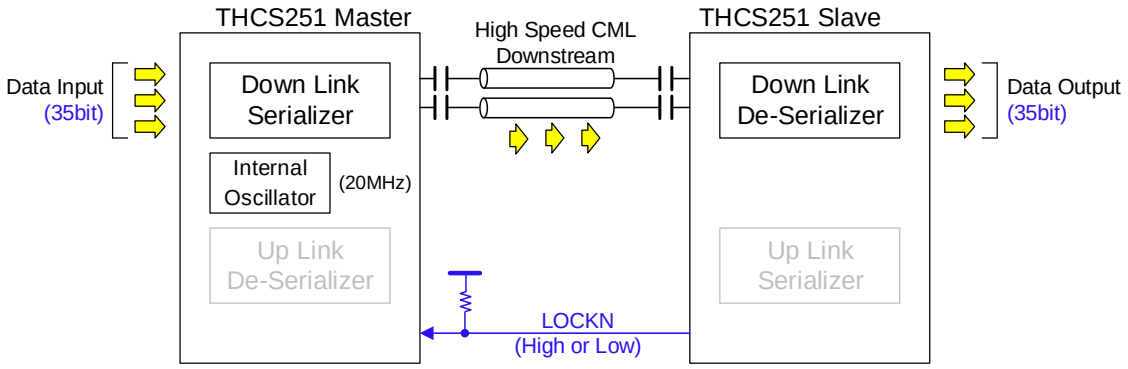
Copyright© 2024 THine Electronics, Inc.

接続セレクションガイド：標準アプリケーション 2

■接続例 2. 内部オシレータを用いた単方向通信

-クロック周波数：20MHz
-下り：35bit
-上り：-
-出力：Push-Pull

[詳細説明：7 ページ]



接続例 1-1. 内部オシレータを用いた双方向通信-1-

この例は、20MHz の内部オシレータを使った 18bit の下り信号と、17bit の上り信号の双方向伝送です。内部オシレータを使用するので外付け部品を削減できます。各端子の設定は、以下のようになります。

[Chip-Master/Slave の共通設定]

*1. **RESERVED** (#63)は Low に固定します。

*2. **DIRSEL0** (#46)、**DIRSEL1** (#47)、**DATA_WIDTH** (#50)を Low に固定して、下り 18bit・上り 17bit にします。

*3. **OBUF** (#49)を High にして Push-Pull の出力タイプを選択します。

[Chip-Master の設定]

*4. **MSSEL** (#1)を Low に固定して Chip-Master にします。

*5. **REFEN** (#45)を Low にして内部オシレータの使用を選択します。

*6. **RF/OSCSEL0** (#2)、**REFIN/REFOUT/OSCSEL1** (#26)を Low にしてクロック 20MHz を選択します。

*7. **SSEN** (#4)はスプレッドスペクトラムの設定ができます。本例ではスプレッドスペクトラムは OFF を選択しています。

[Chip-Slave の設定]

*8. **MSSEL** (#1)を High に固定して Chip-Slave にします。

*9. **REFEN** (#45)を Low にして **REFIN/REFOUT/OSCSEL1** (#26)からクロックを出力しない選択をします。

*10. **RF/OSCSEL0** (#2)は無効になりますので GND に接続します。

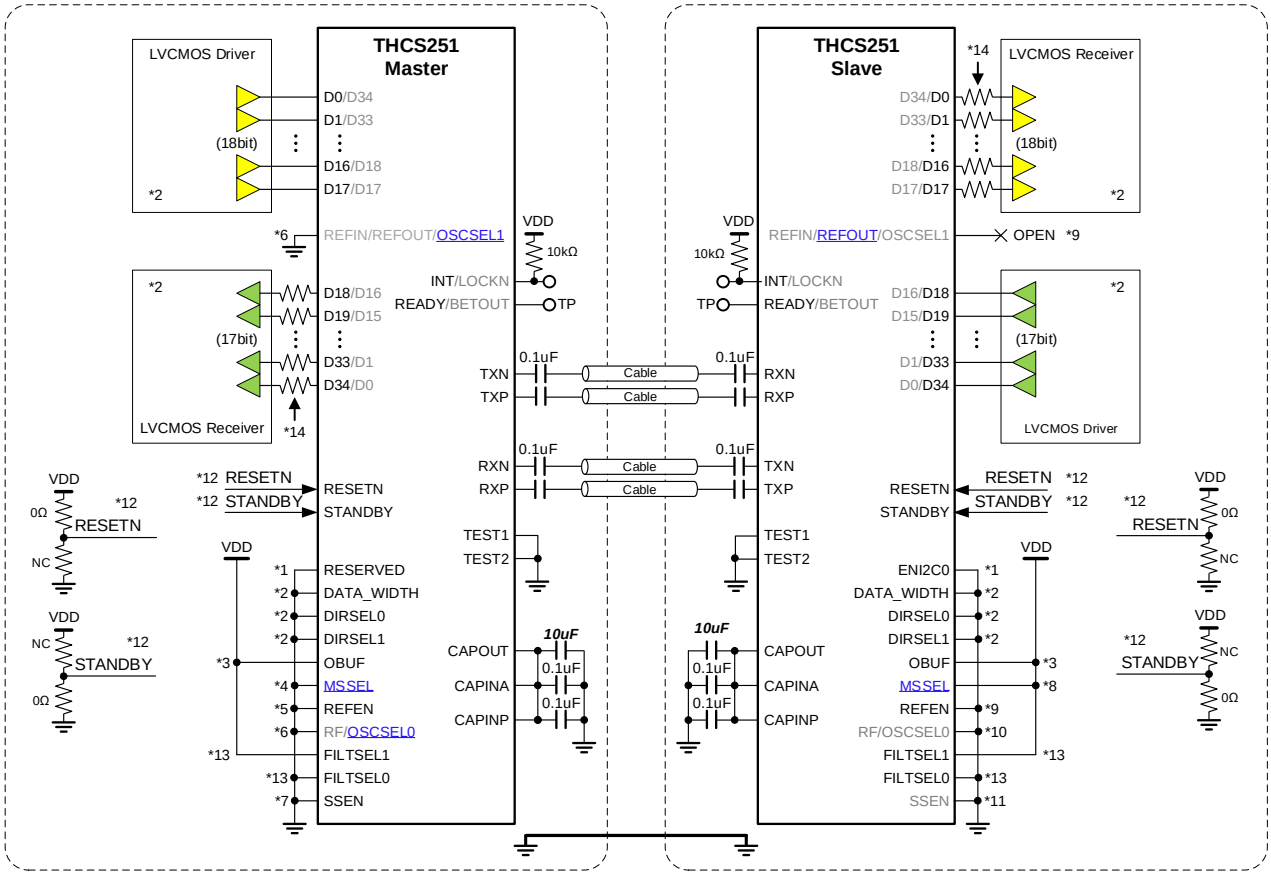
*11. **SSEN** (#4)は無効になりますので GND に接続します。

[その他の設定]

*12. **RESETN** (#62)、**STANDBY** (#48)は上述の設定に関係なく端子制御することができます。

*13. **FILTSEL0** (#5)、**FILTSEL1** (#64)はデジタルフィルタの制御ができます。本例では 8 段のデジタルフィルタを選択しています。

*14. 信号出力には端子直近に 33Ω程度のダンピング抵抗を入れてください。



接続例 1-2. 外部リファレンスクロックを用いた双方向通信-2-

この例は、外部リファレンスクロックを使った 18bit の下り信号と、17bit の上り信号の双方向伝送です。各端子の設定は、以下のようになります。

[Chip-Master/Slave の共通設定]

*1. **RESERVED** (#63)を Low に固定します。

*2. **DIRSEL0** (#46)、**DIRSEL1** (#47)、**DATA_WIDTH** (#50)を Low に固定して、下り 18bit・上り 17bit にします。

*3. **OBUF** (#49)を Low にして Open-Drain の出力タイプを選択します。

[Chip-Master の設定]

*4. **MSSEL** (#1)を Low に固定して Chip-Master にします。

*5. **REFEN** (#45)を High にして **REFIN/REFOUT/OSCSEL1** (#26)へクロックを入力する選択をします。

*6. **RF/OSCSEL0** (#2)は有効になりますので外部クロックのエッジに合わせます。本例では Low (Fall Edge)にしています。

[Chip-Slave の設定]

*7. **SSEN** (#4)はスプレッドスペクトラムの設定ができます。本例ではスプレッドスペクトラムは OFF を選択しています。

[Chip-Slave の設定]

*8. **MSSEL** (#1)を High に固定して Chip-Slave にします。

*9. **REFEN** (#45)を High にして **REFIN/REFOUT/OSCSEL1** (#26)からクロックを出力する選択をします。

*10. **RF/OSCSEL0** (#2)は有効になりますので後段デバイスのクロックエッジに合わせます。本例では Low(Fall Edge)にしています。

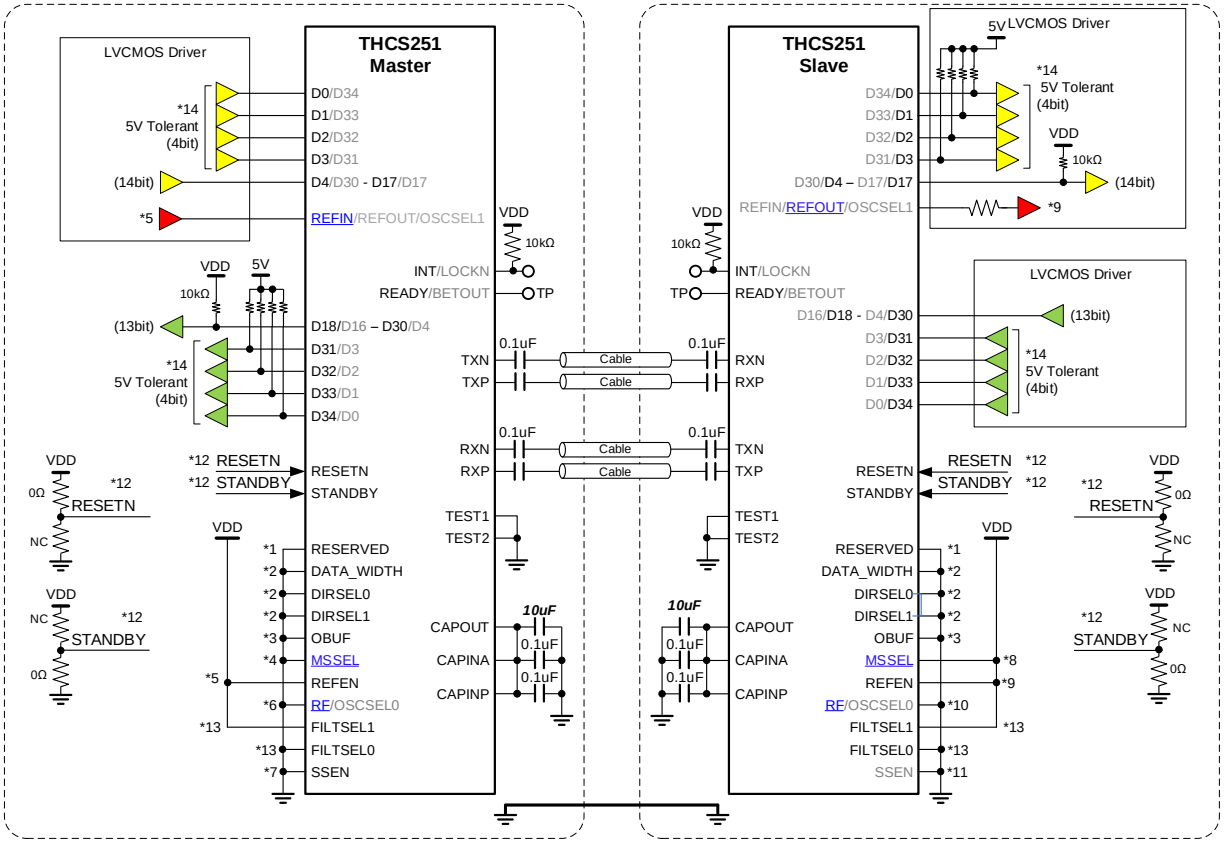
*11. **SSEN** (#4)は無効になりますので GND に接続します。

[その他の設定]

*12. **RESETN** (#62)、**STANDBY** (#48)は上述の設定に関係なく端子制御することができます。

*13. **FILTSEL0** (#5)、**FILTSEL1** (#64)はデジタルフィルタの制御ができます。本例では 8 段のデジタルフィルタを選択しています。

*14. 一部の端子は 5V 耐圧に対応しています。



接続例 2. 内部オシレータを用いた単方向通信

この例は、20MHz の内部オシレータを使った 35bit の下り信号の片方向伝送です。内部オシレータを使用するので外付け部品を削減できます。高速シリアル線は 1 ペアのみです。各端子の設定は、以下のようになります。

[Chip-Master/Slave の共通設定]

*1. **RESERVED** (#63)を Low に固定します。

*2. **DIRSEL0** (#46)、**DIRSEL1** (#47)、を High、**DATA_WIDTH** (#50)を High に固定して下り 35bit にします。

[Chip-Master の設定]

*3. **MSSEL** (#1)を Low に固定して Chip-Master にします。

*4. **REFEN** (#45)を Low にして内部オシレータの使用を選択します。

*5. **RF/OSCSEL0** (#2)、**REFIN/REFOUT/OSCSEL1** (#26)を Low にしてクロック 20MHz を選択します。

*6. **OBUF** (#49)は無効になりますので GND に接続します。

*7. **SSEN** (#4)はスプレッドスペクトラムの設定ができます。
本例ではスプレッドスペクトラムは OFF を選択しています。

[Chip-Slave の設定]

*8. **MSSEL** (#1)を High に固定して Chip-Slave にします。

*9. **REFEN** (#45)を Low にして REFIN/REFOUT/OSCSEL1 (#26)からクロックを出力しない選択をします。

*10. **RF/OSCSEL0** (#2)は無効になりますので GND に接続します。

*11. **OBUF** (#49)を High にして Push-Pull の出力タイプを選択します。

*12. **SSEN** (#4)は無効になりますので GND に接続します。

[その他の設定]

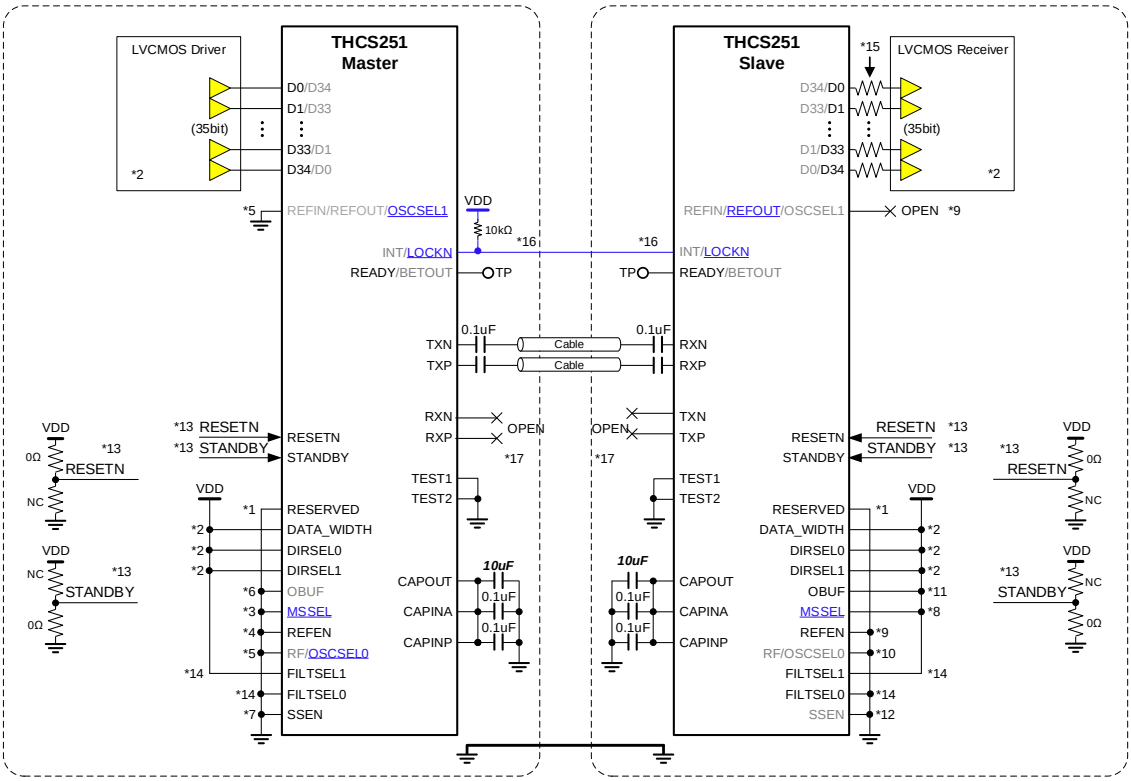
*13. **RESETN** (#62)、**STANDBY** (#48)は上述の設定に関係なく端子制御することができます。

*14. **FILTSEL0** (#5)、**FILTSEL1** (#64)はデジタルフィルタの制御ができます。
本例では 8 段のデジタルフィルタを選択しています。

*15. 信号出力には端子直近に 33Ω程度のダンピング抵抗を入れてください。

*16. **INT/LOCKN** (#60)同士を接続し、Chip-Master 側はプルアップしてください。

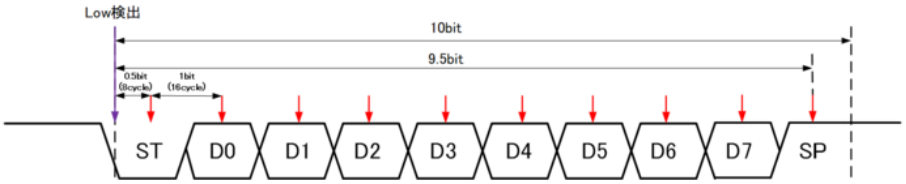
*17. 未使用の **TXN/P**、**RXN/P** はオープン処理として下さい。



UART 通信における対応可能なボーレート計算方法

UART 信号を伝搬する場合、非同期信号入力時に発生するサンプリング誤差により、THCS251 を使用しない場合と比べてボーレートと UART デバイスのボーレート誤差が制限されます。

一般的に使用される UART 通信方式として、スタートビット 1bit、データ 8bit パリティなし、ストップビット 1bit、受信デバイスはボーレートの 16 倍オーバーサンプリングを例に説明します。



受信デバイスは Low を検出してから 0.5bit(8 サンプリングサイクル)後のサンプリングデータが Low である場合にスタートビットとみなし、その後 1bit(16 サンプリングサイクル)毎にデータ 8bit、ストップビット 1bit 分計 9 回のデータを取り込みます。このとき、理想的に各ビットの中心でサンプリングされる場合、サンプリング点に対して±0.5bit 分のマージンがあります。しかし実際には受信デバイスにおける最初の Low 検出時のサンプリング誤差（受信デバイスの 1 サンプリングサイクル）や入力セットアップ時間、THCS251 でのサンプリング誤差、そして調歩同期式通信で最も注意が必要な送受信デバイス間のボーレート誤差を考慮する必要があります。ボーレートは UART 送受信デバイスのクロックソースを分周して生成されるためクロックソースの公差がそのままボーレートの誤差になると考えられます。またボーレート誤差は先のサンプリング誤差などとは性質が異なり、蓄積される誤差であることに注意する必要があります。つまり Low が検出されてから 9.5bit 後のストップビットを確実にサンプリングするためには 9.5bit 後に受信デバイスの入力セットアップ・ホールド時間以上のマージンが残っている必要があり、1bit あたりに許容されるボーレート誤差は 0.5bit 分のマージンから各サンプリング誤差やセットアップ時間を除いた残りを 9.5bit で割ったものと考えられます。この場合、UART 送受信デバイス間のボーレート許容誤差（Baud rate tolerance）に関して以下の式が成り立ちます。

$$\left\{\left(\frac{1}{2\times BAUD}-\frac{1}{16\times BAUD}-\frac{1}{REFCK}-tSH\right)\div 9.5\right\}\div\frac{1}{BAUD}\times 100 > Baud\ \ rate\ \ tolerance(\%)$$

BAUD ：ボーレート(Hz)
REFCK ：THCS251 動作・サンプリングクロック周波数(Hz)
tSH ：UART デバイス入力セットアップ・ホールド時間の何れか大きい方の値(sec)

ボーレート誤差は送信側と受信側各々で生成されるボーレートの相対的な差であることに注意してください。つまりお使いのデバイスにおいてクロックソースの公差として送信側±2%、受信側±1%であれば、相対的に最大 3%の誤差になります。

UART デバイスの入力セットアップ・ホールド時間が 10ns、THCS251 内部オシレータ 80MHz 設定（※tOSC＝max.15.7ns）において、ボーレート 1Mbps の UART 通信をする場合に許容されるボーレート誤差は上式により約 4.3%と言うことになります。また使用する UART デバイスの最大ボーレート誤差が 4%の場合、ボーレートは最大 2.56Mbps で通信可能と言うことになります。ただし環境によっては Transition time など上記計算式以外の要因も考えられるため、上記計算は目安と考え十分にマージンを持ってお使いください。

Copyright© 2024 THine Electronics, Inc.

SPI 通信における対応可能な SCLK 周波数計算方法

Write 動作

入力信号の非同期サンプリングによる誤差並びに SPI Target デバイス入力のセットアップ／ホールド時間を考慮し、下記式で計算されます。

$$\frac{1}{2 \times fSCLK} > \left(\frac{1}{REFCK}\right) + tSUP/tHLD$$

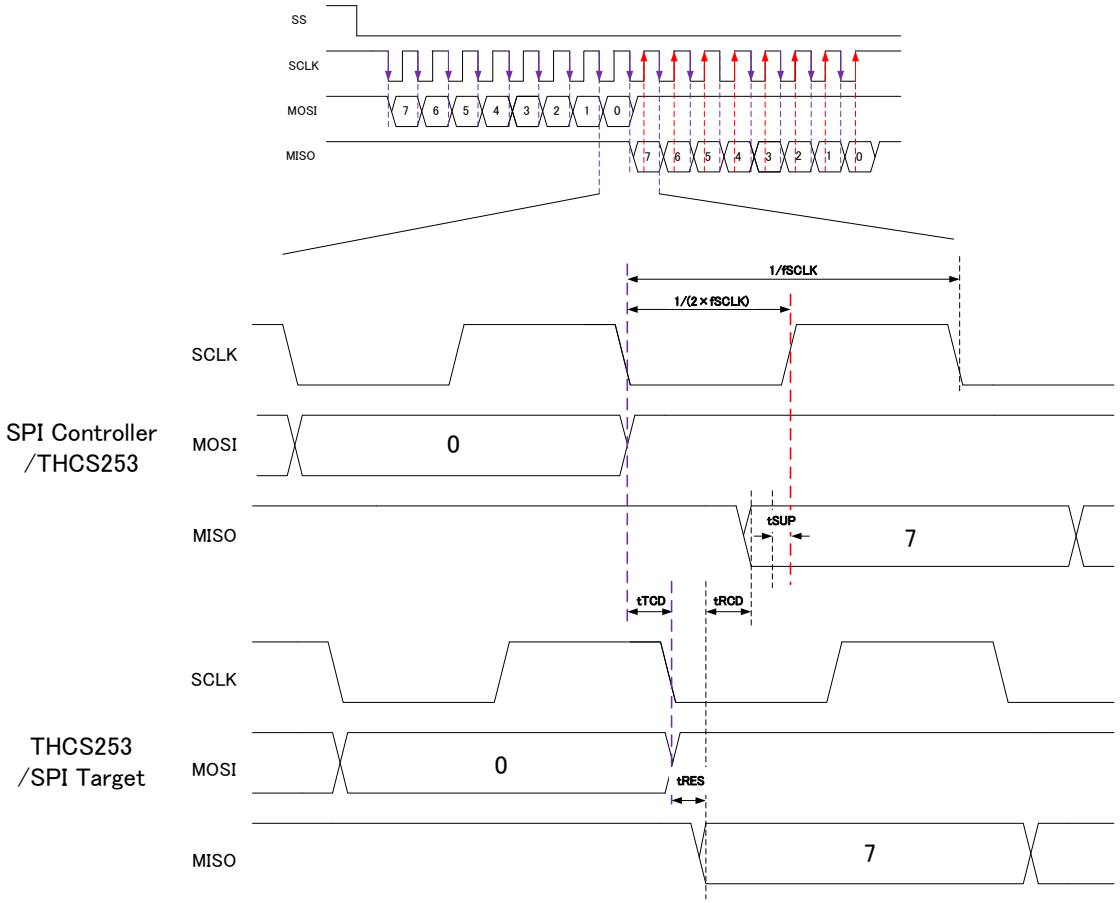
fSCLK	:	SPI クロック周波数(Hz)
REFCK	:	THCS251 動作・サンプリング周波数(Hz)
tSUP/tHLD	:	SPI Controller デバイス入力セットアップ／ホールド時間(sec)

tSUP/tHLD 時間を 10ns、REFCK を 80MHz とした場合、上式より SCLK は最大 22MHz となります。ただし内部 OSC にて OSCSEL0/1 共に High 設定の場合、REFCK 周波数をワーストケースの 64MHz で計算する必要があり、この場合の SCLK 最大周波数は 19.5MHz となります。

Read 動作

THCS251 の Primary/Secondary 間で生じる遅延(tTCD,tRCD)並びに非同期サンプリングによる誤差(REFCK 相当)により Read 速度が制限されます。

下記に SPI Read 時のタイミングチャートを示します。



SPI Controller デバイスが Read データを正しくサンプリングするためには、上記タイミングチャート示された遅延量の合計が SCLK 周期×1/2 より小さくならなければなりません。また上記タイミングチャートには THCS251 の非同期サンプリングによるサンプリング誤差が示されていないため、tTCD と tRCD にサンプリング誤差(1/REFCK)を加えると、下式が成り立ちます。

$$\frac{1}{2 \times fSCLK} > \left(tTCD + \frac{1}{REFCK}\right) + tRES + \left(tRCD + \frac{1}{REFCK}\right) + tSUP$$

fSCLK : SPI クロック周波数(Hz)
REFCK : THCS251 動作・サンプリング周波数(Hz)
tTCD : THCS251 Primary to Secondary 遅延時間(sec)
tRCD : THCS251 Secondary to Primary 遅延時間(sec)
tRES : SPI Target デバイス応答時間(sec)
tSUP : SPI Controller デバイス入力セットアップ時間(sec)

SPI Target デバイスの応答時間並びに SPI Controller デバイスの入力セットアップ時間を各 10ns と仮定し、内蔵 OSC を使用した場合の最大 SCLK 周波数は下記のとおりです。

$$fSCLK < 600KHz$$

REFCK : 64MHz　*内蔵 OSC で 80MHz 選択時の最小周波数
tTCD : 12.5ns(64MHz)×25=390.6ns　*ディジタルフィルタ未使用時
tRCD : 12.5ns(64MHz)×25=390.6ns　*ディジタルフィルタ未使用時
tRES : 10ns
tSUP : 10ns

上記は REFCK として内蔵 OSC を使用した場合の最大 SCLK 周波数を示したものですが、REFCK 入力端子を使用すれば最大 133MHz のクロックを入力することができるため、より高速な SCLK で使用することができます。REFCK=133MHz とした場合、最大 SCLK 周波数は 1.2MHz となります。

実際の環境下では SPI バス上に複数の Target デバイスが繋がることにより状態遷移時間が悪化します。この状態遷移時間悪化による遅延も無視できません。このような場合は上式の右辺に状態遷移時間よる遅延量も加算する必要があります。

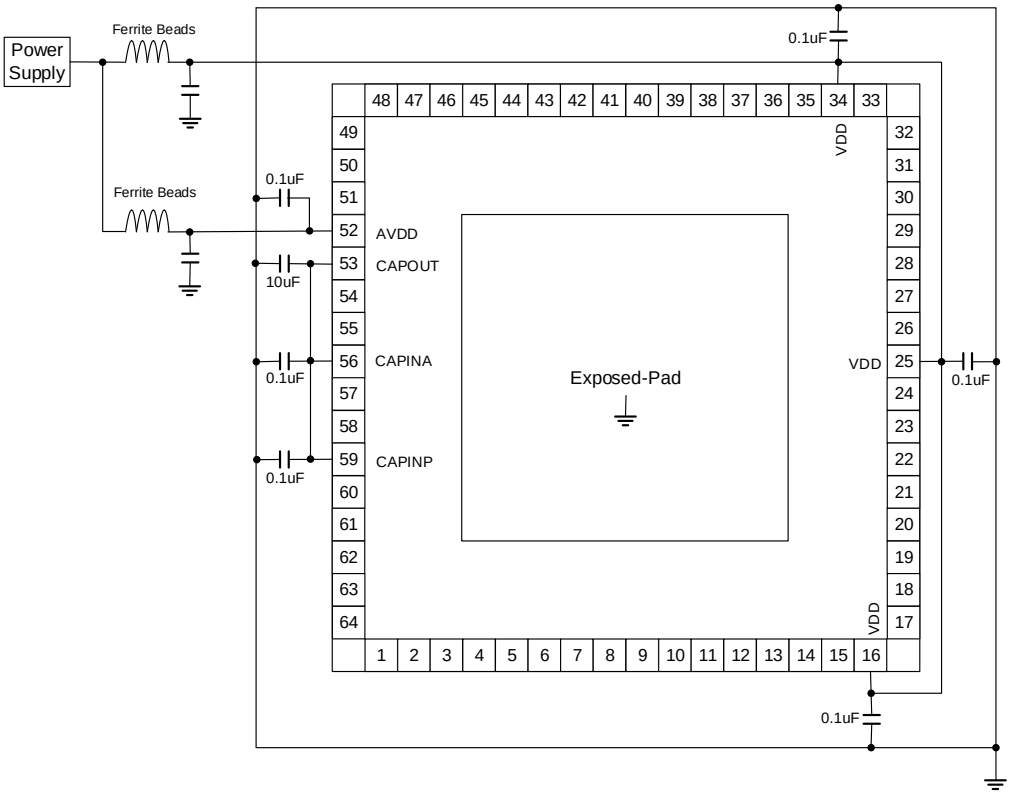
また THCS シリーズでは REFCK として外部入力の REFIN と内蔵オシレータを選択可能ですが、内蔵オシレータは大きな周波数ばらつきが生じることに注意が必要です。THCS シリーズ製品内蔵オシレータを使用する場合はデータシートに記載された tOSC の最大値を使用して計算して下さい。

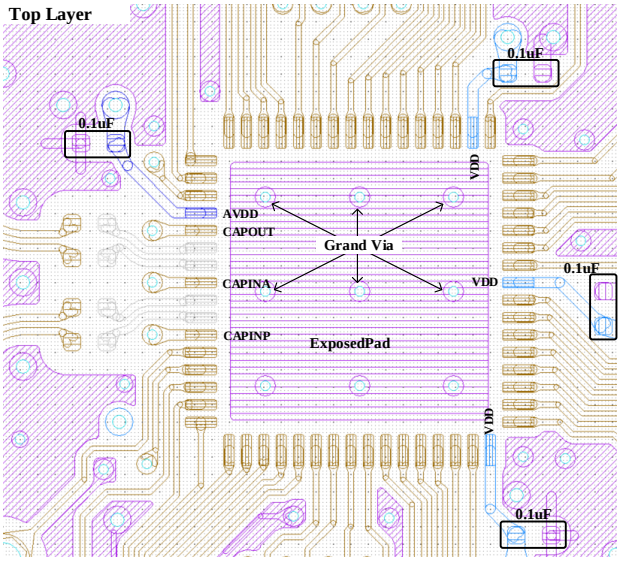
Copyright© 2024 THine Electronics, Inc.

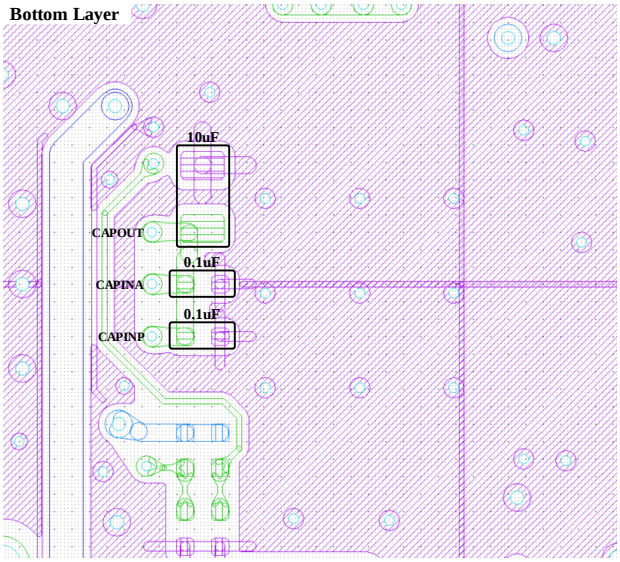
THine Electronics, Inc. Security E

電源のデザインガイドライン

電源(**VDD** と **AVDD**)には、フェライトビーズとコンデンサのフィルタを入れて下さい。
各電源端子には、0.1uF のバイパスコンデンサを挿入して下さい。
本デバイスには内部回路動作用に 1.2V のレギュレータが内蔵されています。
このレギュレータ用にもバイパスコンデンサ (**CAPOUT**：10uF、**CAPINA/CAPINP**：0.1uF)を挿入してください。
バイパスコンデンサはデバイスの直近に配置してください。
Exposed-Pad には GND-Via を挿入して強化してください。



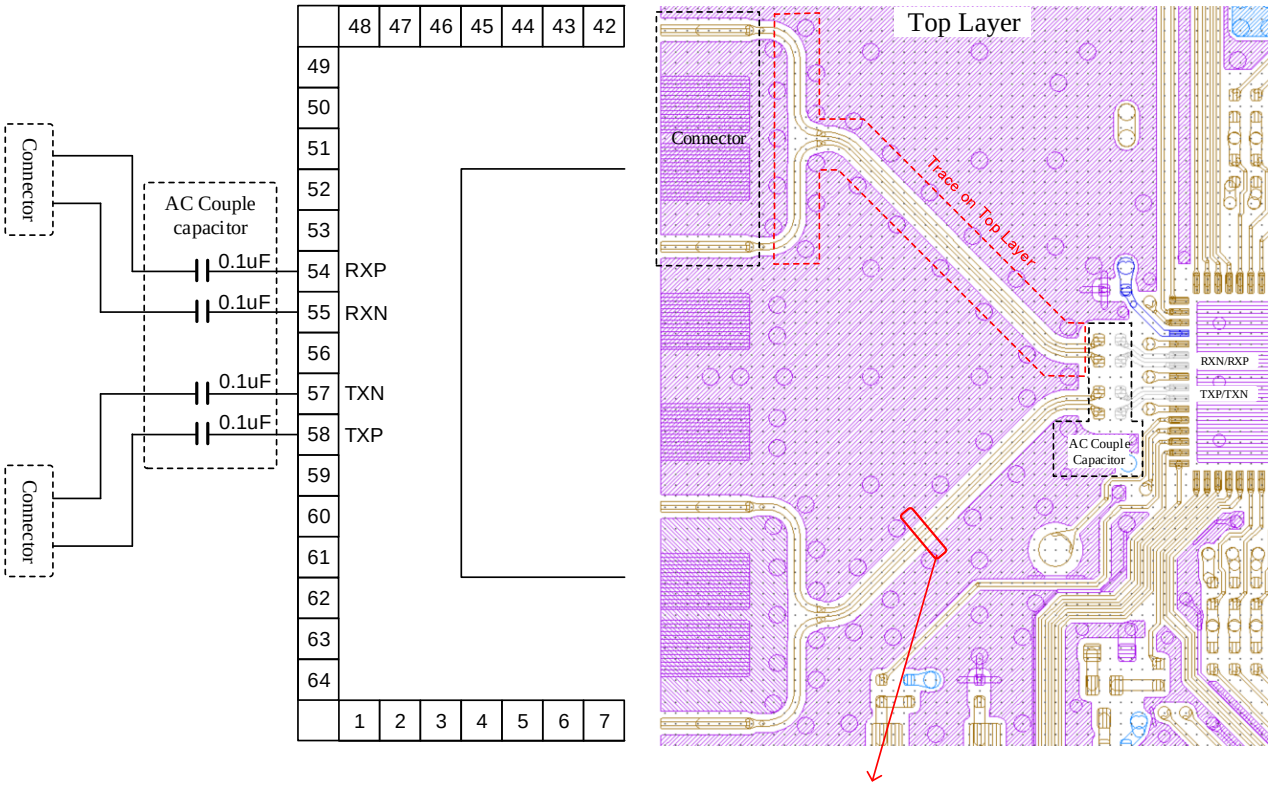


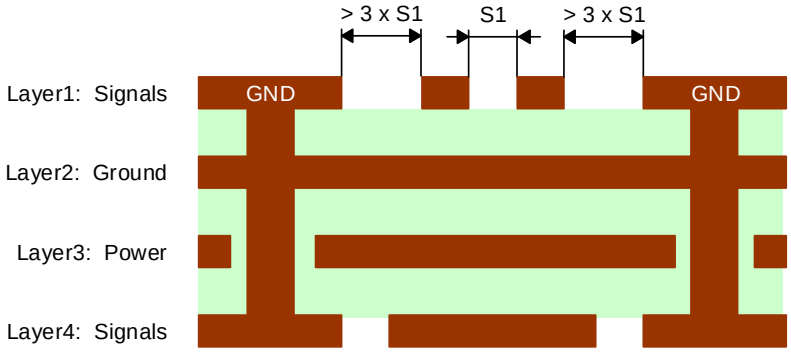


Copyright© 2024 THine Electronics, Inc.

高速信号のデザインガイドライン

TXP/TXN および **RXP/RXN** は、差動ペアの高速シリアル信号です。
差動ペアは、コモンモードノイズを除去するため、間隔を狭くして、カップリングさせて下さい。
また、差動ペアは、差動特性インピーダンス（Zdiff）は 100Ω で設計して下さい。
以下はマイクロストリップ線路で設計した場合の例です。
高速信号線は、単一のレイヤでトレースしてください。
AC カップルコンデンサはデバイスの直近に配置してください。





諸注意とお願い

1. 本仕様書に記載されている製品仕様は、予告なく変更することがあります。

2. 本仕様書に記載されている回路図は、参考例を示したものであり、必ずしもお客様の設計に適合するとは限りません。また、本資料に記載された内容が誤りであった場合でも、直ちに訂正することができない場合があります。

3. 本仕様書には、弊社の著作権、ノウハウ、その他の知的財産権が含まれています。弊社の書面による事前の承諾なく、本仕様書の内容を複製、リバースエンジニアリング、または第三者に開示することを禁じます。

4. 本製品の使用に関してお客様と第三者との間で知的財産権に係る紛争が生じた場合、当該紛争が弊社のみに起因することをお客様が証明された場合を除き、弊社は当該紛争について一切の責任を負いません。また、当該紛争が弊社のみに起因する場合であっても、当該紛争の原因がお客様の指示に基づくものである場合は、弊社は当該紛争について一切の責任を負いません。

5. 本製品は、弊社が車載用として指定し、お客様がその用途に使用した場合を除き、航空宇宙機器、原子力制御機器、人命に直接関わる医療機器など、極めて高い信頼性・安全性が要求される用途には設計されておりません。これらの使用により発生した損害、請求、損失等について、弊社は一切の責任を負いません。

6. 本製品の品質・信頼性の向上に努めておりますが、半導体製品は一定の確率で故障が発生する場合があります。そのため、本製品の使用にあたっては、冗長設計や誤作動防止設計などのフェールセーフ設計を十分に行い、社会的な損害を生じさせないよう、ご配慮ください。

7. 本製品は、製品内部の静電気保護回路の能力を超えて過大な静電気が印加された場合、破壊に至ることがあります。本製品に接触するもの（作業者、床、測定器、半田ごてを含む）には、必ずアースを実施してください。

8. 本製品は、耐放射線設計ではありません。

9. 本製品の検査やその他の品質管理は、弊社が当該製品の保証をするために必要と見なした方法で実施しております。したがって、本製品の全ての機能や性能に対する検査については、適用される法令によって義務付けられている場合や、お客様の要求に対して弊社が必要と認めた場合を除き、実施していない場合があります。

10. 本製品は、本仕様書において定める保管条件に従って保管してください。当該条件を満たさない環境下で本製品を保管したことによりお客様が損害を被った場合、当該損害について弊社は一切の責任を負いません。

Copyright© 2024 THine Electronics, Inc.

THine Electronics, Inc. Security E

11. 本製品が、日本の「外国為替及び外国貿易法」及び米国の「EAR（Export Administration Regulations：輸出管理規則」及び関連法令・放棄を遵守してください。本製品は、大量破壊兵器（WMD）の開発を含む軍事利用を目的とする使用、および人権侵害を目的とする使用を禁止します。

12. 本製品は、絶対最大定格を超える電圧のサージや、異物混入などによる端子短絡（ショート）により、本製品または周辺部品が破損することがあります。その結果、発煙・発火の原因となることがありますので、ヒューズなどの保護デバイスを追加して安全対策を行うことをお勧めします。本製品の制限値を超える条件で使用したことにより、使用者に生じた損害については、弊社は一切の責任を負いません。

13. 本製品に関する特許権、出願中の特許権、商標権、著作権、意匠権、その他の知的財産権は、弊社または弊社のライセンサーに帰属します。現在および将来にわたって、弊社または弊社のライセンサーが所有する知的財産権その他の財産権について、本製品または本仕様書の提供をもってお客様に権利を許諾するものではなく、権利の許諾はお客様と弊社または弊社のライセンサーとライセンス（使用許諾）契約を締結する必要があります。

Copyright© 2024 THine Electronics, Inc.